

⑬ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭63-283136

⑤ Int.Cl.⁴

H 01 L 21/52

識別記号

庁内整理番号

C-8728-5F

④ 公開 昭和63年(1988)11月21日

審査請求 未請求 発明の数 1 (全3頁)

④ 発明の名称 回路基板の実装方法

⑥ 特 願 昭62-118252

⑦ 出 願 昭62(1987)5月15日

⑧ 発 明 者 笠 原 良 彦 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
⑨ 出 願 人 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号
⑩ 代 理 人 弁理士 最 上 務 外1名

明 細 書

1. 発明の名称

回路基板の実装方法

2. 特許請求の範囲

半導体素子及び集積回路用チップ素子の電気的接続を行なうための回路基板において前記素子の埋没設置する穴に対して回路基板の一方の面に、前記素子の実装の後に剥離可能な裏打ち板もしくは裏打ちフィルムを貼り付け前記素子の実装を行ない、その後前記裏打ち板又は裏打ちフィルムを剥離することを特徴とする回路基板の実装方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は回路基板の実装方法に関する。

(発明の概要)

本発明は回路基板の実装構造において、後工程で剥離可能な裏打ち板又はフィルムを貼合せた回

路基板にIC及び素子類を実装し、後に前記裏打ち板を剥がすことにより、回路基板の厚さが厚くなることなく、IC及び素子類の実装高さを最小限に抑え、容易に実装を行なえる様にしたものである。

(従来技術)

従来の回路基板の実装構造は第2図、第3図の様に回路基板上にICチップを固定するか、回路基板の一部を座ぐり加工した所にICチップを固定しワイヤーボンディング等により回路基板上の配線パターンとICチップの端子パッドとを接続させ、樹脂等により封止を行なうものであった。

(発明が解決しようとする問題点)

しかし、前述の従来技術では厚型回路モジュールを提供するためには、回路基板を厚くし、ICチップのチップ厚を厚くし、樹脂封止の封止厚を厚くするという様に構成部品の厚みを厚くするというものであり、さらに厚型を要求される回路モジュールに対しては、それぞれの部品及び封止厚みの積算された厚み以下にすることができない。

そこで本発明はこの様な問題点を解決するもので、その目的とするところは、超薄型回路モジュールを提供するところにある。

(問題点を解決するための手段)

本発明の回路基板の実装方法は、半導体素子及び集積回路用チップ素子を電気的接続を行なうための設置部を穴構造として、回路モジュールの前記素子部の厚みを薄くする機回路基板に設け、前記素子を設置する前に回路基板の一方の面に、後に剥離可能な裏打ち板、もしくは裏打ちフィルムを貼り付け、これにより前記素子の設置穴を座ぐり加工をほどこした基板の様にし前記素子を保持させ、電気的接続及び樹脂による封止等実装を行ない、その後前記裏打ち板もしくは裏打ちフィルムを剥離することを特徴とする。

(実施例)

第1図は本発明の実施例における回路基板の実装構造の断面図である。この実施例において回路基板1は半導体素子3を配置する位置に素子を埋設させるに十分な穴加工を施してある。そして半

導体素子3を実装するために素子を固定させ又保持させるため裏打ち板もしくは、裏打ちフィルムを回路基板1の半導体素子3との接続を行なう回路パターン5の面と反対側の面に貼り付ける。裏打ちフィルムとしては、たとえば後工程で熱を受ける場合は接着剤付のポリイミドフィルム等の耐熱フィルム、熱の影響がない様な場合はポリエステルフィルム等が考えられる。又、貼り付ける部分については素子部に限らず回路基板と同一の形状で貼り付けることも考えられる。特に素子が数箇所にある様な場合有効である。そして裏打ちフィルムに素子を仮固定しワイヤーボンディング等により半導体素子3と回路パターン5を接続させ封止用樹脂6により封止を行ない後に裏打ち板もしくは、裏打ちフィルム2を回路基板1から剥離する。この時回路基板側に応力がかからない様な接着力の弱い接着剤又は粘着剤であることが望ましい。半導体素子3を、固定する場合この接着剤又は粘着剤によって仮固定させることもできる。第5図は集積回路用チップ素子の実装方法であり

回路基板1に開けられたチップ素子埋設用穴に対して貼られた裏打ちフィルムに前記チップ素子を仮固定、又は保持し半田により回路パターンと接続させる。そして裏打ちフィルムを回路基板から剥離させることにより、より薄い回路モジュールを提供することができる。

第6図は回路基板に多層配線板を用いた例であり、裏打ちフィルムを剥がした状態の図である。第7図は第5図により得られた回路モジュールである。

(発明の効果)

以上述べたように発明によれば回路基板の半導体素子及び集積回路用チップ素子を固定し保持するための基材の厚さを減らすことができ、又そのために前記素子を実装した高さを最小限にし、なおかつ実装を行なう工程については従来の座ぐり基板又は回路基板上への実装と変わりなく行なうことができる。これらにより超薄型回路モジュールを提供できるという効果を有する。

4. 図面の簡単な説明

第1図は本発明の回路基板の実装方法の一実施例を示す主要断面図。

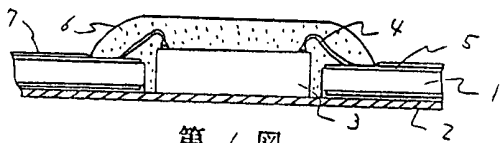
第2図、第3図は従来技術の実装方法を示す主要断面図。

第4図、第6図、第7図は本発明の実装方法により得られた回路モジュールの断面図。

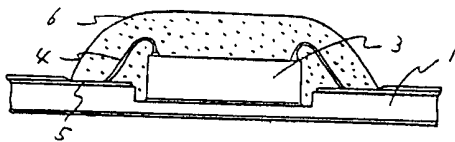
第5図は本発明のチップ素子の場合の実装方法を示す主要断面図である。

- 1 …… 回路基板
- 2 …… 裏打ちフィルム
- 3 …… 半導体素子
- 4 …… 導体
- 5 …… 回路パターン
- 6 …… 封止樹脂
- 7 …… 絶縁用レジスト
- 8 …… 集積回路用チップ素子
- 9 …… 半田
- 10 …… 回路基板(多層基板)

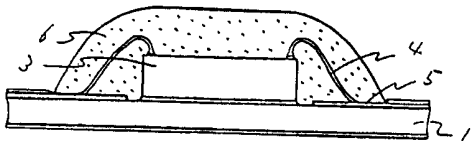
以上



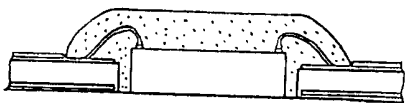
第 1 図



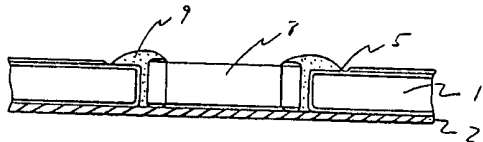
第 2 図



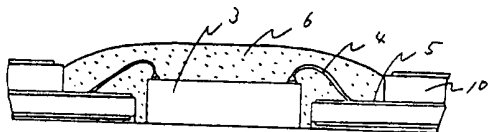
第 3 図



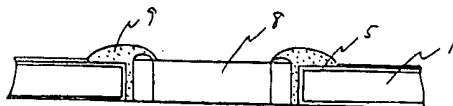
第 4 図



第 5 図



第 6 図



第 7 図